

825
7-1-02
PATENT

Customer No. 22,852
Attorney Docket No. 7942.0007-00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)

Neal KUO)

Serial No.: Not Yet Assigned)

Filed: Not Yet Assigned)

For: METHOD AND SYSTEM FOR)
DETERMINING THE BEST)
INTEGRAL PROCESS PATH TO)
PROCESS SEMICONDUCTOR)
PRODUCTS TO IMPROVE YIELD)

Group Art Unit: Not Yet Assigned

Examiner: Not Yet Assigned



Assistant Commissioner for Patents
Washington, DC 20231

CLAIM FOR PRIORITY

Sir:

Under the provisions of Section 119 of 35 U.S.C., Applicant hereby claims the benefit of the filing date of Chinese Patent Application Number 089118788, filed September 14, 2000, for the above identified United States Patent Application.

In support of Applicant claims for priority, a certified copy of the priority application is filed herewith.

LAW OFFICES

FINNEGAN, HENDERSON,
FARABOW, GARRETT,
& DUNNER, L.L.P.
1300 I STREET, N. W.
WASHINGTON, DC 20005
202-408-4000

Respectfully submitted,

FINNEGAN, HENDERSON, FARABOW,
GARRETT & DUNNER, L.L.P.

Dated: July 9, 2001

By: 

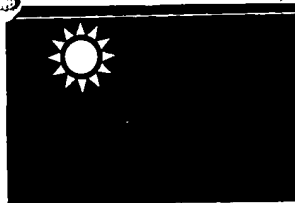
Yitai Hu

Reg. No. 40,653



LAW OFFICES

FINNEGAN, HENDERSON,
FARABOW, GARRETT,
& DUNNER, L.L.P.
1300 I STREET, N. W.
WASHINGTON, DC 20005
202-408-4000



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA



茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder

申請日：西元 2000 年 09 月 14 日
Application Date

申請案號：089118788
Application No.

申請人：茂德科技股份有限公司
Applicant(s)

**CERTIFIED COPY OF
PRIORITY DOCUMENT**

局長
Director General

陳明邦

發文日期：西元 2001 年 3 月
Issue Date

發文字號：09011003833
Serial No.

申請日期：

案號：

類別：

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	找出最佳製程路徑的方法與系統
	英 文	
二、 發明人	姓 名 (中文)	1. 郭年益
	姓 名 (英文)	1.
	國 籍	1. 中華民國
	住、居所	1. 嘉義市松江一街25巷12號
三、 申請人	姓 名 (名稱) (中文)	1. 茂德科技股份有限公司
	姓 名 (名稱) (英文)	1.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區力行路十九號三樓
	代表人 姓 名 (中文)	1. 胡洪九
	代表人 姓 名 (英文)	1.



四、中文發明摘要 (發明之名稱：找出最佳製程路徑的方法與系統)

本發明提供一種找出最佳製程路徑的方法與系統，利用田口品質工程法，以晶片盒所經歷的製程站為控制因子(fact)，以晶片盒所可能經過的操作機台為因子水準(level)，以晶片盒之平均良率或是訊雜比為輸出(response)。再利用變異係數分析法可以找出對平均良率或是訊雜比最有影響的製程站，以及最有影響的製程站中有最佳貢獻之操作機台。如此，可以決定出最佳製程路徑。當晶片盒經過最佳製程路徑的處理後，可以預期的獲得最佳良率結果。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

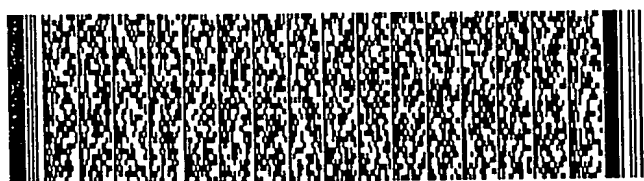
本發明係有關於一種應用田口品質分析法找出最佳製程路徑的方法與系統，尤指一種在半導體製作流程中，找出由最佳的機台所組合成的最佳製程路徑的方法與系統。

當一個工廠要進行大量生產時，良率控制是一件非常重要的事情。良率定義為正常的一種產品之產出除以該產品的總產出。在半導體工廠中，產品可能是晶片

(wafer)，也可能是晶方(chip)，其相對應的良率分別稱為晶片良率(wafer yield)以及晶方良率(chip yield)。如果可以提昇晶片良率以及晶方良率，並且控制良率在一個穩定值的話，則表示工廠中的辛苦並沒有白費，絕大部分的產出都是正常可以出貨的產品。也就是說，良率代表了一個工廠的有效使用率，同時也反映了一個工廠的成本。

半導體製程中，為了要提昇良率，一般的做法是由整合工程師憑著其經驗，針對整個製程流程中某一個可能製程站(operation)，然後要求製程或設備工程師將可能製程站中的所有機台調整到其中一最佳機台的狀態或是條件。然而，由於僅僅對一個製程站進行考慮，並沒有考慮到製程站與製程站之間、或是機台與機台之間的關係。因此，此種做法依然有整個製程流程的整合問題。換言之，在一個製程流程的條件下，半導體晶片可能經過的製程機台之順序組合為一個製程路徑。在一製程流程所擁有眾多的可能製程路徑中，此種方法並無法找出最佳製程路徑。

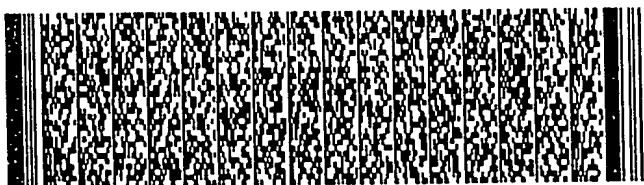
有鑑於此，本發明的主要目的，在於提供一種找出最



五、發明說明 (2)

佳製程路徑的方法與系統，能夠在一個製程流程的成千上萬的製程路徑中，找出一個或是多個最佳的製程路徑，提供良率控制的基礎。

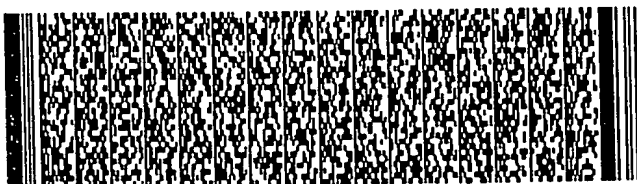
根據上述之目的，本發明提出一種利用田口品質分析法找出最佳製程路徑的方法。本方法適用於複數晶片盒資料(lot information) D_1, \dots, D_A ， A 為晶片盒總數目。晶片盒資料 D_a 對應至一晶片盒 L_a 。該晶片盒 L_a 包含有 N 片晶片 $W_{a,1}, \dots, W_{a,N}$ ，且均以一特定之製程流程製作。該特定之製程流程包含有 M 個製程站 Op_1, \dots, Op_M 。製程站 Op_m 係以複數操作機台 $T_{m,1}, \dots, T_{m,K(m)}$ 其中之一進行， $K(m)$ 表示於 Op_m 可用之操作機台數目。 D_a 包含有一製程路徑 Ld_a 以及一良率資料 Yd_a 。 Ld_a 係為以 $T_{1,k(1)}, \dots, T_{M,k(M)}$ 所依序構成， $k(m)$ 為1到 $K(m)$ 中的一整數，用以表示 L_a 於 Op_m 係以其複數操作機台之特定 $T_{m,k(m)}$ 進行一相關之製程的製程路徑。 Yd_a 包含有 N 個晶方良率 $Y_{a,1}, \dots, Y_{a,N}$ ，分別對應至 $W_{a,1}, \dots, W_{a,N}$ 。該方法首先以 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 為輸入，以一統計方法求出一統計特質(characteristic) Ch_a ，並求出對應於 Yd_1, \dots, Yd_A 之 Ch_1, \dots, Ch_A 。該方法接著利用田口品質分析法，以 Ch_1, \dots, Ch_A 作為複數輸出(response)、以該等製程站 Op_1, \dots, Op_M 作為複數控制因子(factor)、以及以該等複數操作機台 $T_{m,1}, \dots, T_{m,K(m)}$ 作為一相對應至 Op_m 的控制因子之複數因子水準(level)，以變異係數分析法找出一個或一個以上對該等統計特質 Ch_1, \dots, Ch_A 最具有影響力的製程站 Op_{most} ，接著再找出製程站 Op_{most} 中之一個或一個以上對該等統計特質



五、發明說明 (3)

Ch_1, \dots, Ch_A 有最佳貢獻之操作機台 $T_{most, opt}$ ， opt 係介於 1 至 $K(most)$ 的整數。其中，該最佳製程路徑即為包含有 $T_{most, opt}$ 之可能的製程路徑。

本發明之另一部份提供了一可以找出一個或多個最佳製程路徑的系統。該系統連接至一良率資料庫以及一製程歷史資料庫。該良率資料庫包含有複數良率資料 Yd_1, \dots, Yd_A ， A 為晶片盒總數目，分別對應至以一特定之製程流程製作的晶片盒 L_1 到 L_A 。晶片盒 L_a 包有 N 片晶片 $W_{a,1}, \dots, W_{a,N}$ 。 Yd_a 包含有 N 個晶方良率 $Y_{a,1}, \dots, Y_{a,N}$ 分別對應至 $W_{a,1}, \dots, W_{a,N}$ 。該特定之製程流程包含有依序的 M 個製程站 Op_1, \dots, Op_M ，該製程站 Op_m 係以複數操作機台 $T_{m,1}, \dots, T_{m,K(m)}$ 其中之一進行， $K(m)$ 表示於 Op_m 可用之操作機台數目。該製程歷史資料庫包含有複數製程路徑 Ld_1, \dots, Ld_A ， Ld_a 係為以 $T_{1,k(1)}, \dots, T_{M,k(M)}$ 所依序構成， $k(m)$ 為 1 到 $K(m)$ 中的一整數，用以表示 L_a 於 Op_m 係以 $T_{m,k(m)}$ 進行一相關之製程。該系統包含有一用以儲存一程式記憶體，以及一依據該記憶體中的該程式執行的中央處理器。該程式使中央處理器進行的步驟有 (1) 對該良率資料庫以及該製程歷史資料庫，分別讀取該等良率資料 Yd_1, \dots, Yd_A 以及該等製程路徑 Ld_1, \dots, Ld_A ；(2) 以 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 為輸入，以一統計方法求出一統計特質 (characteristic) Ch_a ，並求出對應於 Yd_1, \dots, Yd_A 的 Ch_1, \dots, Ch_A ；以及 (3) 利用田口品質分析法，以 Ch_1, \dots, Ch_A 作為複數輸出 (response)、以該等製程站 Op_1, \dots, Op_M 作為複數控制因子 (factor)、以及以該等複數



五、發明說明 (4)

操作機台 $T_{m,1}, \dots, T_{m,K(m)}$ 作為一相對應至 Op_m 的控制因子之複數因子水準(level)，以變異係數分析法找出一個或一個以上對該等統計特質 Ch_1, \dots, Ch_A 最具有影響力的製程站 Op_{most} ，接著再找出製程站 Op_{most} 中之一個或一個以上對該等統計特質 Ch_1, \dots, Ch_A 有最佳貢獻之操作機台 $T_{most,opt}$ ， opt 係介於1至 $K(most)$ 的整數。其中，該最佳製程路徑即為包含有 $T_{most,opt}$ 之可能的製程路徑。

Ch_a 可以是 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 之平均良率 YM_a ，或是 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 之訊雜比(S/N)。我們可以分別找出對訊雜比有最佳貢獻之操作機台，以及對平均良率有最佳貢獻之操作機台組合而成的最終之最佳製程路徑。若是同一製程站別中，對訊雜比有最佳貢獻之操作機台與對平均良率有最佳貢獻之操作機台不同時，應以降低製程良率變異度為優先考慮，選擇對訊雜比有最佳貢獻之操作機台。

本發明之優點在於同時考量所有製程站的整體影響，而非僅僅以一個製程站作為考量。一旦最佳製程路徑找到後，只要遵行最佳製程路徑進行製程流程，便可以獲得一個可靠的良率產出。

為使本發明之上述目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第1圖為本發明的系統與週邊資料庫的連接圖；

第2圖為四個晶片盒遵循一特定的製造流程之示意



五、發明說明 (5)

圖；

第3圖為一晶片盒資料的示意圖；

第4圖為經過每一個操作機台的期望之平均良率的示意圖；以及

第5圖為本發明之方法的流程圖。

符號說明：

- | | |
|-----------|------------|
| 10 本發明的系統 | 12 中央處理器 |
| 14 記憶體 | 16 製程歷史資料庫 |
| 18 良率資料庫 | |

實施例：

請參閱第1圖，第1圖為本發明的系統與週邊資料庫的連接圖。本發明的系統10包含有一個中央處理器12以及一記憶體14。記憶體14存有一程式，中央處理器12則依據該程式進行所需的步驟。本發明的系統10連接至一製程歷史資料庫16以及一良率資料庫18。

半導體工廠是將一片片的晶片加以定義(patterning)以及處理，以製作出一個個帶有特殊功能的整合電路(integrated circuit, IC)。為了大量生產，半導體工廠中多半將複數片晶片(譬如說25片晶片)放置於一個晶片盒，以一個晶片盒為單位，來進行所需要的製程。

同時，為了生產一個產品，半導體工廠會提供一套相對應的製程流程。製程流程中定義了要生產該相對應的產品所必須依序執行的製程站。譬如說，要生產16百萬位元的動態記憶體IC的製程流程必須先執行一第一黃光製程



五、發明說明 (6)

站，然後執行一離子佈值製程站，接著執行一去光組製程站，以此類推。每一個製程站至少有一台機台來進行相對應的製程。當晶片盒到達一個製程站時，可以隨機的選擇可使用的機台之一來進行該製程站所應該進行的製程。

請參閱第2圖，第2圖為四個晶片盒遵循一特定的製造流程之示意圖。假定有一製程流程PF101。製程流程PF101中的製程站依序為 Op_1 、 Op_2 、 Op_3 、 Op_4 、等等。在 Op_1 可以使用的機台有 $T_{1,1}$ 、 $T_{1,2}$ 、 $T_{1,3}$ 、 $T_{1,4}$ 等四台機台。在 Op_2 可以使用的機台有 $T_{2,1}$ 、 $T_{2,2}$ 、 $T_{2,3}$ 等三台機台。以此類推。如第2圖所示，晶片盒 L_a 遵行製程流程PF101，先在 $T_{1,4}$ 進行 Op_1 所定義的製程，接著在 $T_{2,2}$ 進行 Op_2 所定義的製程，以此類推。由 $T_{1,4}$ 、 $T_{2,2}$ 、 $T_{3,1}$ 以及 $T_{4,2}$ 便構成一種製程路徑。而 L_b 的製程路徑為 $T_{1,3}$ 、 $T_{2,2}$ 、 $T_{3,1}$ 以及 $T_{4,1}$ 。由第2圖中可以發現， Op_1 到 Op_4 便可以產生 $4 \times 3 \times 1 \times 4 = 48$ 種不同的製程路徑。

一般而言，每一晶片盒在工廠中的流程是由一中央控管系統所控制，其經過的製程路徑也同時紀錄在中央控管系統中的製程歷史資料庫16中。

當一晶片盒完成了工廠內的製程流程後，為了驗證每一個晶方是否正常工作，所以會進行功能性測試。因而計算出每一個晶片的晶方良率。晶片盒 L_a 的晶方良率 $Y_{a,1}$ ， \dots ， $Y_{a,N}$ ，分別對應至晶片盒 L_a 的晶片 $W_{a,1}$ ， \dots ， $W_{a,N}$ ，便儲存於良率資料庫18中。

本發明之系統10連接至良率資料庫18以及製程歷史資料庫16。首先，由良率資料庫18以及製程歷史資料庫16，

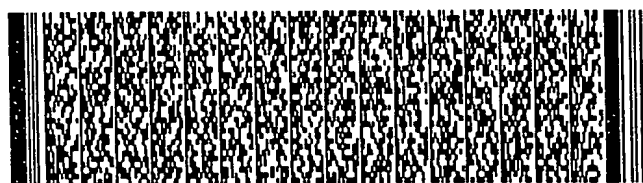
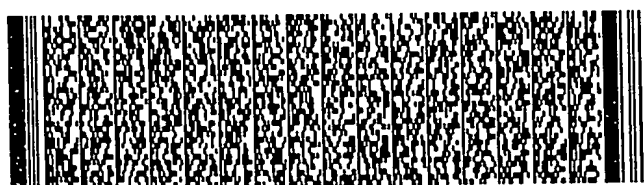


五、發明說明 (7)

彙整相關於A個晶片盒 $L_1 \cdots L_A$ 的資料，形成複數個晶片盒資料。請參閱第3圖，第3圖為一晶片盒資料的示意圖。晶片盒資料 D_a 中記錄了相關於晶片盒 L_a 的資料，晶片盒 L_a 是依循製程流程PF101進行製作。製程流程PF101包含有 Op_1 、 Op_2 、 Op_3 、 Op_4 、等製程站。晶片盒 L_a 所經歷的製程路徑 Ld_a 以 $T_{1,4}$ 、 $T_{2,2}$ 、 $T_{3,1}$ 、 $T_{4,2}$ 、等機台依序構成。 L_a 的良率資料 Yd_a 至少有4個晶方良率 $Y_{a,1}, \dots, Y_{a,4}$ ，分別對應至晶片 $W_{a,1}, \dots, W_{a,4}$ 。

中央處理器12首先進行的是以一統計方法計算出每一個晶片盒的一個統計特質。統計特質可以是平均良率YM或是訊雜比(S/N)。在此，以平均良率YM作為一實施例。中央處理器12先求出晶片盒 $L_1 \cdots L_A$ 所相對應的平均良率 $YM_1 \cdots YM_A$ ， $YM_a \equiv (\sum Y_{a,N})/N$ ，N為 L_a 中的總晶片數目。

由第3圖中之晶片盒資料 D_a 可以發現，每一個晶片盒之間的不同就是製程路徑與良率資料。大致上而言，相同的製程路徑所產生的良率資料應該會有相同的平均良率。換句話說，製程路徑是因，而平均良率是果。因此，可以運用田口品質分析的方法，以平均良率作為輸出(response)，以製程流程中所有的製程站當成控制因子(factor)，以每一製程站中可用的操作機台當成一相對應製程站的控制因子之複數因子水準(level)，然後以變異係數分析法來找出對平均良率最具有影響力的製程站 Op_{most} 。所謂最具有影響力之製程站 Op_{most} 意味著製程站 Op_{most} 中的操作機台變動時，對輸出會造成一定程度以上的



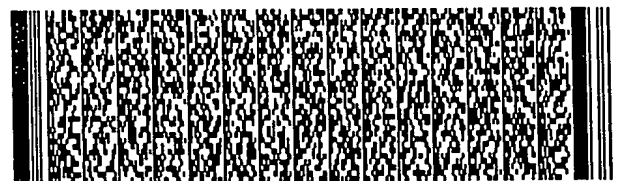
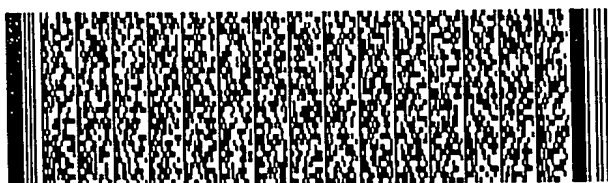
五、發明說明 (8)

變化。接著再找出最具有影響力的製程站 Op_{most} 中一個或一個以上對平均良率有最佳貢獻之操作機台 $T_{most,opt}$ 。變異係數分析法於以下之段落加以簡單的解釋。

請參閱第4圖，第4圖為經過每一個操作機台的期望之平均良率的示意圖。經過統計計算，可以將經過 $T_{1,1}$ 之晶片盒的平均良率的求其平均值，以得到一總平均值，在第4圖中以相對應於 $T_{1,1}$ 之直條表示，意味著經過 $T_{1,1}$ 之晶片盒之預期得到的平均良率。所有的晶片盒各自對應的總平均值都可以求出。由第4圖可知，如果 Op_1 之操作機台改變了，將會造成總平均值大幅的變化。相對於 Op_1 ， Op_2 的操作機台之改變僅僅會對總平均值極小的影響。也就是說，變異係數分析法可以找出對平均良率最具有影響力的製程站，譬如第4圖中的 Op_1 以及 Op_4 ，而對平均良率沒甚麼影響的 Op_2 以及只有單一操作機台的 Op_3 將會被忽略。

由第4圖亦可以得知，我們可以設定一個判斷標準，於最具有影響力的製程站中找出最有貢獻的操作機台。 Op_1 中， $T_{1,2}$ 能夠產生最大的總平均值，也就是 $T_{1,2}$ 對平均良率有最佳的貢獻，所以，能夠被變異係數分析法所找出來。在 Op_4 中， $T_{4,1}$ 以及 $T_{4,2}$ 對平均良率均有不錯的貢獻度。

由以上的分析可知，變異係數分析法先找出最具影響力的製程站 Op_1 以及 Op_4 ，再依據對平均良率的貢獻度找出具有最佳的貢獻之操作機台 $T_{1,2}$ 、 $T_{4,1}$ 或 $T_{4,2}$ ，其所可能構成的製程路徑(有 $1*3*1*2=6$ 種可能之製程路徑)將會是可以產生最高平均良率的最佳製程路徑。



五、發明說明 (9)

相同的概念，本發明也可以用以尋找能夠產生最高訊雜比 S/N 之最佳製程路徑。晶片盒 L_a 之 $S/N_a \equiv 10 \log(|X_a / \sigma_a|)^2$ 。 X_a 與 σ_a 為分別為 Yd_a 的平均值與標準差。也就是訊雜比作為輸出(response)，以製程流程中所有的製程站當成控制因子(factor)，以每一製程站中可用的操作機台當成一相對應製程站的控制因子之複數因子水準(level)，做類似上述的變異係數分析。

請參閱第5圖，第5圖為本發明之方法的流程圖。本發明之方法在歸納後包含了下列步驟：

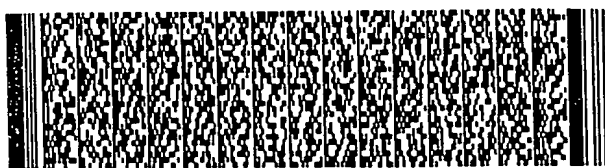
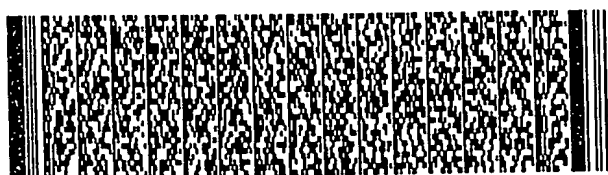
(1) 讀取每一個晶片盒 L_a 的良率資料 Yd_a 以及製程路徑資料 Ld_a (30)；

(2) 計算每一個晶片盒 L_a 的平均良率 YM_a 以及訊雜比 S/N_a (32)；

(3) 以平均良率或是訊雜比作為輸出(response)，以製程流程中所有的製程站當成控制因子(factor)，以每一製程站中可用的操作機台當成一相對應製程站的控制因子之複數因子水準(level)，來找出對平均良率最具有影響力的製程站 Op_{most} ，以及一個或一個以上對平均良率有最佳貢獻之操作機台 $T_{most, opt}$ (34)；以及

(4) 輸出所有帶有 $T_{most, opt}$ 的製程路徑，即為最佳製程路徑 (36)。

當然的，由平均良率當作輸出所找到的最佳製程路徑極有可能與由訊雜比當作輸出所找到的最佳製程路徑不相同。此時，便可以由良率改善工程師決定其所注重的哪一



五、發明說明 (10)

個結果，如此可以選定最終候選之製程路徑。通常是以訊雜比為主，以平均良率為輔。

當最佳製程路徑找到後，生產線便可以盡量使生產的晶片盒走最佳製程路徑。如此，產品的良率便可以控制在良好的範圍內。

本發明雖以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做些許的更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



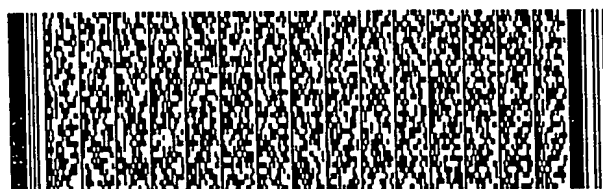
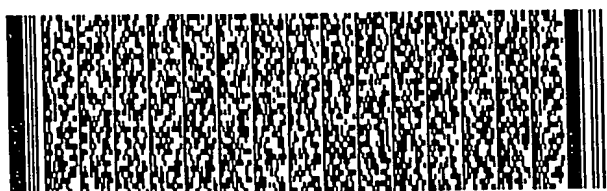
六、申請專利範圍

1. 一種找出最佳製程路徑的方法，適用於複數晶片盒資料(lot information) D_1, \dots, D_A ， A 為晶片盒總數目，該晶片盒資料 D_a 對應至一晶片盒 L_a ，該晶片盒 L_a 包含有 N 片晶片 $W_{a,1}, \dots, W_{a,N}$ ，且均以一特定之製程流程製作，該特定之製程流程包含有 M 個製程站 Op_1, \dots, Op_M ，該製程站 Op_m 係以複數操作機台 $T_{m,1}, \dots, T_{m,K(m)}$ 其中之一進行， $K(m)$ 表示於 Op_m 可用之操作機台數目， D_a 包含有一製程路徑 Ld_a 以及一良率資料 Yd_a ， Ld_a 係為以 $T_{1,k(1)}, \dots, T_{M,k(M)}$ 所依序構成， $k(m)$ 為1到 $K(m)$ 中的一整數，用以表示 L_a 於 Op_m 係以 $T_{m,k(m)}$ 進行一相關之製程， Yd_a 包含有 N 個晶方良率 $Y_{a,1}, \dots, Y_{a,N}$ ，分別對應至 $W_{a,1}, \dots, W_{a,N}$ ，該方法包含有下列步驟：

以 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 為輸入，以一統計方法求出一統計特質(characteristic) Ch_a ，並求出對應於 Yd_1, \dots, Yd_A 之 Ch_1, \dots, Ch_A ；以及

以 Ch_1, \dots, Ch_A 作為一變異係數分析方法之複數輸出(response)、該等製程站 Op_1, \dots, Op_M 作為該變異係數分析方法之複數控制因子(factor)、以及該等複數操作機台 $T_{m,1}, \dots, T_{m,K(m)}$ 作為一相對應至 Op_m 的控制因子之複數因子水準(level)，找出一個或一個以上對該等統計特質 Ch_1, \dots, Ch_A 最具有影響力的製程站 Op_{most} ，以及一個或一個以上對該等統計特質 Ch_1, \dots, Ch_A 有最佳貢獻之操作機台 $T_{most,opt}$ ， opt 係介於1至 $K(most)$ 的整數；

其中，該最佳製程路徑即為包含有 $T_{most,opt}$ 之可能的製程路徑。



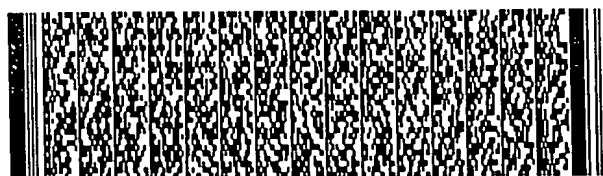
六、申請專利範圍

2. 如專利申請範圍第1項之方法，其中， Ch_a 係為 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 之平均良率 YM_a 。

3. 如專利申請範圍第1項之方法，其中， Ch_a 係為 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 之訊雜比(S/N)，其定義為 Yd_a 的平均良率 YM_a / Yd_a 的標準差 σ_a 。

4. 如專利申請範圍第1項之方法，其中，找出該最佳貢獻之機台 $T_{most,opt}$ 的方法包含有下列步驟：
計算出預期統計特質 $ChEx_{most,1}$ 到 $ChEx_{most,K(most)}$ ，分別對應於 $T_{most,1}$ 到 $T_{most,K(most)}$ ， $ChEx_{most,k}$ 表示一隨意之晶片盒經過 $T_{most,k}$ 的操作後預期會產生統計特質；以及
找出 $ChEx_{most,1}$ 到 $ChEx_{most,K(most)}$ 中的一個或多個符合一判斷標準的 $ChEx_{most,opt}$ ，而找出其相對應之 $T_{most,opt}$ 。

5. 一可以找出一個或多個最佳製程路徑的系統，該系統連接至一良率資料庫以及一製程歷史資料庫，該良率資料庫包含有複數良率資料 Yd_1, \dots, Yd_A ， A 為晶片盒總數目，分別對應至以一特定之製程流程製作的晶片盒 L_1 到 L_A ，晶片盒 L_a 包含有 N 片晶片 $W_{a,1}, \dots, W_{a,N}$ ， Yd_a 包含有 N 個晶方良率 $Y_{a,1}, \dots, Y_{a,N}$ 分別對應至 $W_{a,1}, \dots, W_{a,N}$ ，該特定之製程流程包含有依序的 M 個製程站 Op_1, \dots, Op_M ，該製程站 Op_m 係以複數操作機台 $T_{m,1}, \dots, T_{m,K(m)}$ 其中之一進行， $K(m)$ 表示於 Op_m 可用之操作機台數目，該製程歷史資料庫包含有複數製程路徑 Ld_1, \dots, Ld_A ， Ld_a 係為以 $T_{1,k(1)}, \dots, T_{M,k(M)}$ 所依序構成， $k(m)$ 為1到 $K(m)$ 中的一整數，用以表示 L_a 於 Op_m 係以 $T_{m,k(m)}$ 進行一相關之製程，該系統包含有：



六、申請專利範圍

一 記憶體，用以儲存一程式；

一 中央處理器，依據該記憶體中的該程式，進行下列步驟：

對該良率資料庫以及該製程歷史資料庫，分別讀取該等良率資料 Yd_1, \dots, Yd_A 以及該等製程路徑 Ld_1, \dots, Ld_A ；以 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 為輸入，以一統計方法求出一統計特質(characteristic) Ch_a ，並求出對應於 Yd_1, \dots, Yd_A 的 Ch_1, \dots, Ch_A ；以及

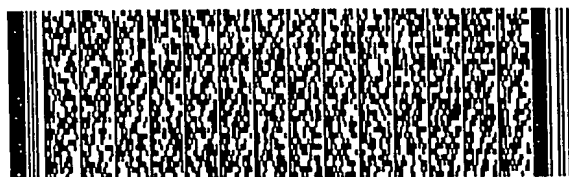
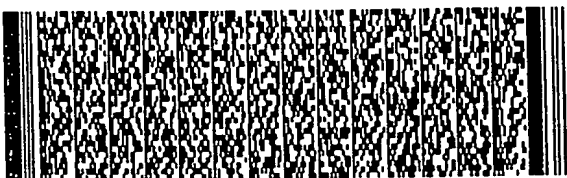
以 Ch_1, \dots, Ch_A 作為一變異係數分析方法之複數輸出(response)、該等製程站 Op_1, \dots, Op_M 作為該變異係數分析方法之複數控制因子(factor)、以及該等複數操作機台 $T_{m,1}, \dots, T_{m,K(m)}$ 作為一相對應至 Op_m 的控制因子之複數因子水準(level)，找出一個或一個以上對該等統計特質 Ch_1, \dots, Ch_A 最具有影響力的製程站 Op_{most} ，以及一個或一個以上對該等統計特質 Ch_1, \dots, Ch_A 有最佳貢獻之操作機台 $T_{most,opt}$ ，opt係介於1至 $K(most)$ 的整數；

其中，該最佳製程路徑即為包含有 $T_{most,opt}$ 之可能的製程路徑。

6. 如專利申請範圍第5項之系統，其中， Ch_a 係為 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 之平均良率 YM_a 。

7. 如專利申請範圍第5項之系統，其中， Ch_a 係為 Yd_a 中的 $Y_{a,1}, \dots, Y_{a,N}$ 之訊雜比(S/N)，其定義為 Yd_a 的平均良率 YM_a / Yd_a 的標準差 σ_a 。

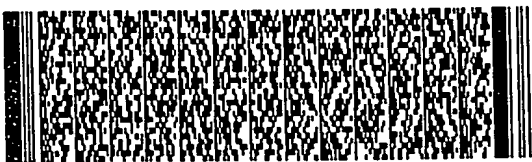
8. 如專利申請範圍第5項之系統，其中，找出該最最

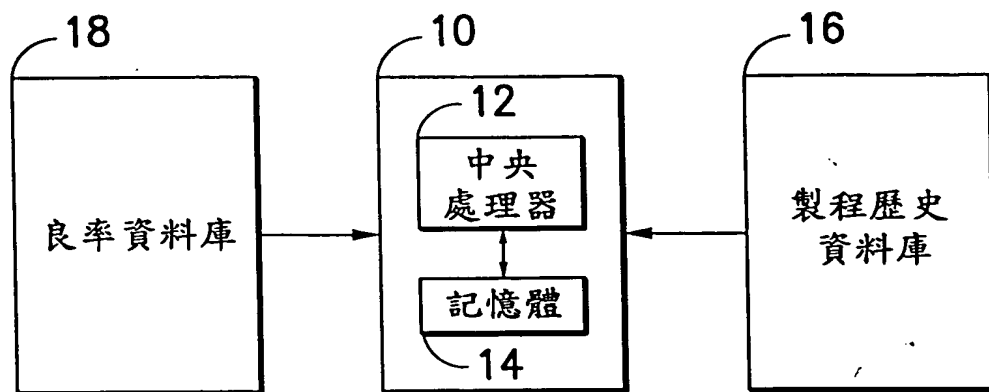


六、申請專利範圍

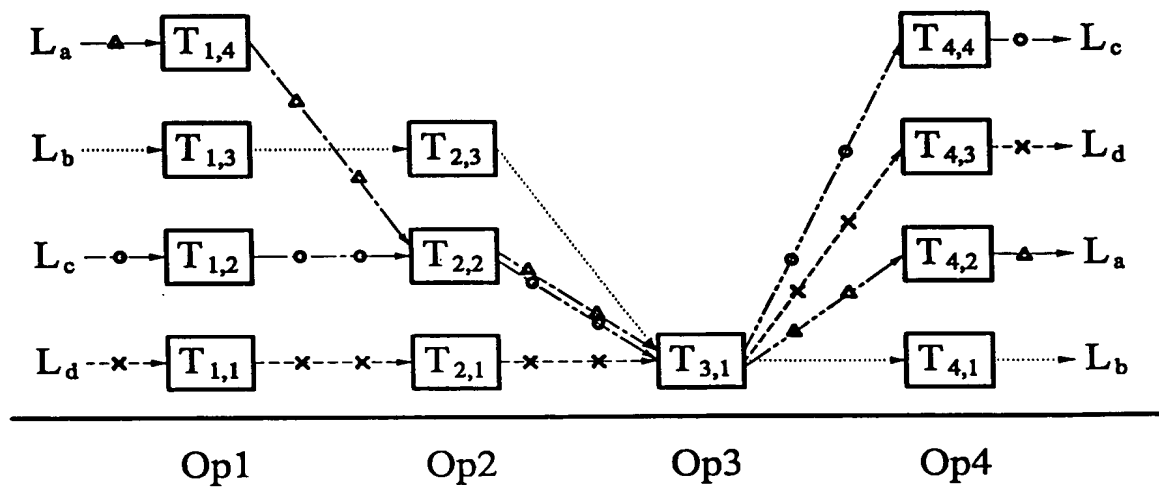
佳貢獻之機台 $T_{\text{most, opt}}$ 的方法包含有下列步驟：

計算出預期統計特質 $\text{ChEx}_{\text{most, 1}}$ 到 $\text{ChEx}_{\text{most, K(most)}}$ ，分別對應於 $T_{\text{most, 1}}$ 到 $T_{\text{most, K(most)}}$ ， $\text{ChEx}_{\text{most, k}}$ 表示一隨意之晶片盒經過 $T_{\text{most, k}}$ 的操作後預期會產生之統計特質；以及找出 $\text{ChEx}_{\text{most, 1}}$ 到 $\text{ChEx}_{\text{most, K(most)}}$ 中的一個或多個符合一判斷標準的 $\text{ChEx}_{\text{most, opt}}$ ，而找出其相對應之 $T_{\text{most, opt}}$ 。

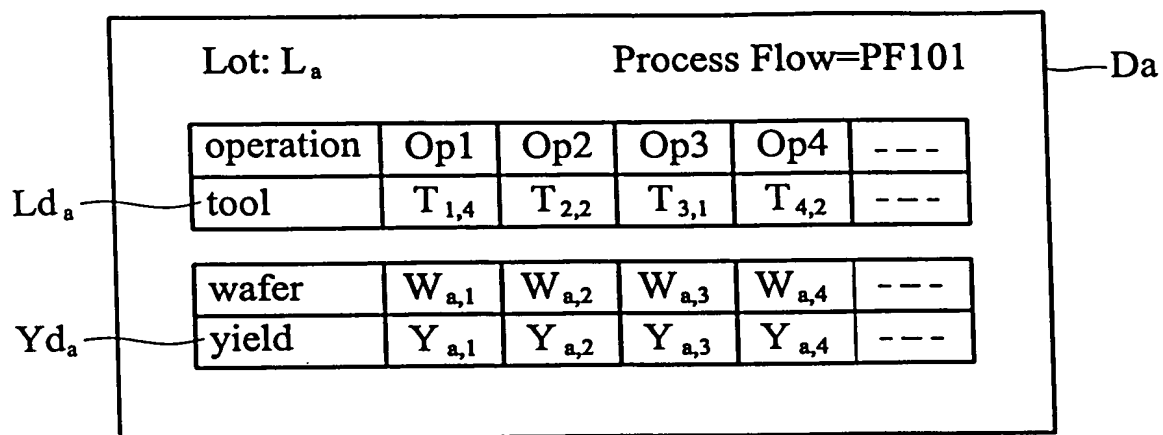




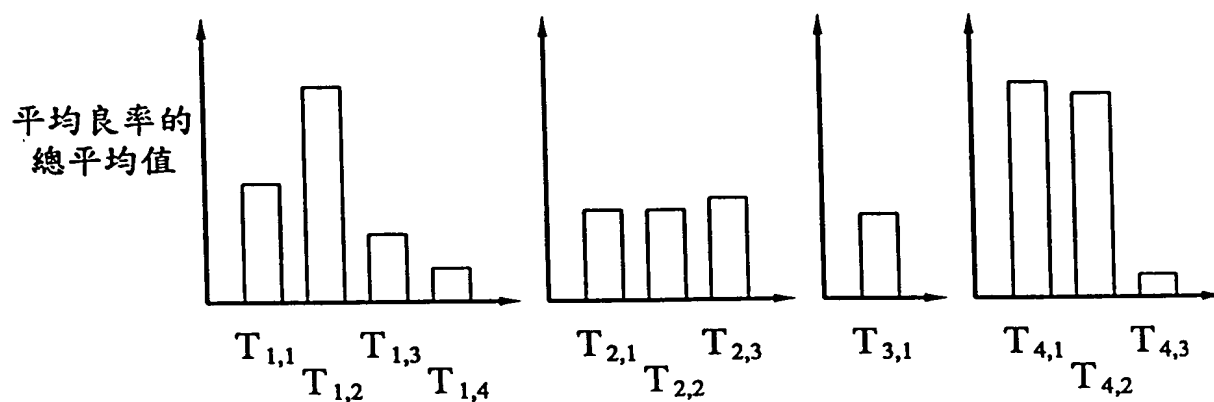
第 1 圖



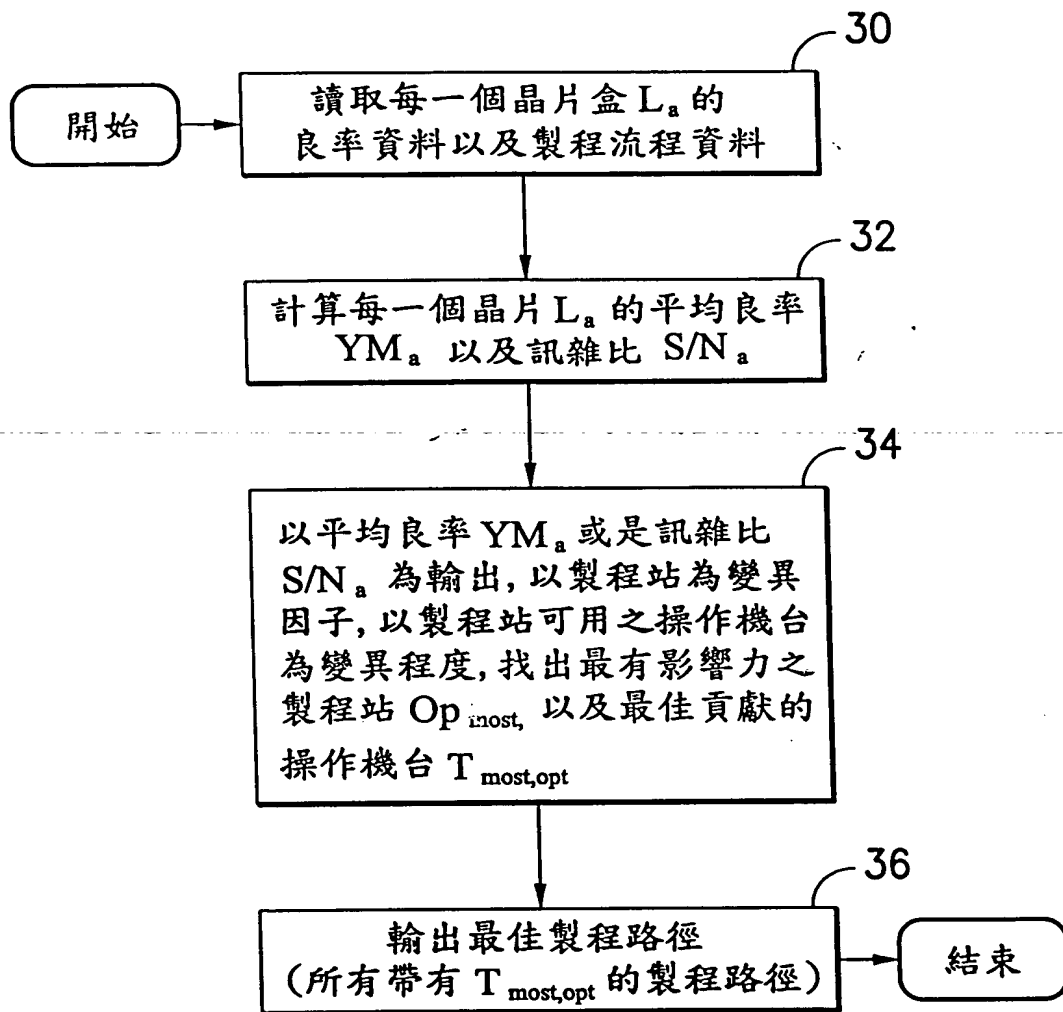
第 2 圖



第 3 圖

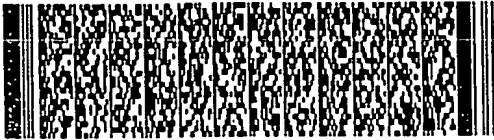


第 4 圖

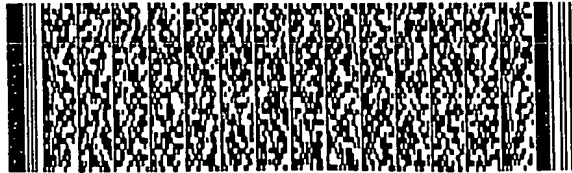


第 5 圖

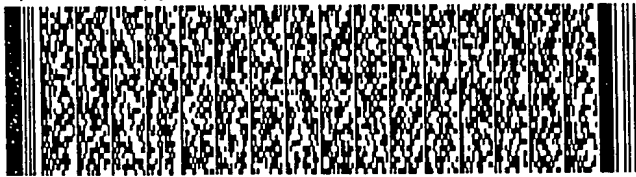
第 1/17 頁



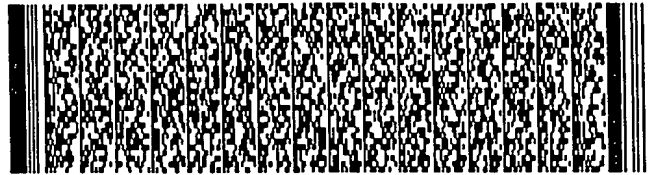
第 2/17 頁



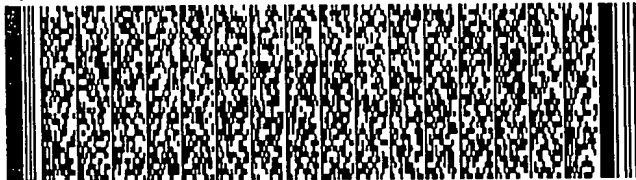
第 4/17 頁



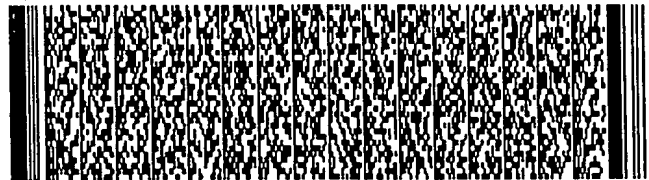
第 4/17 頁



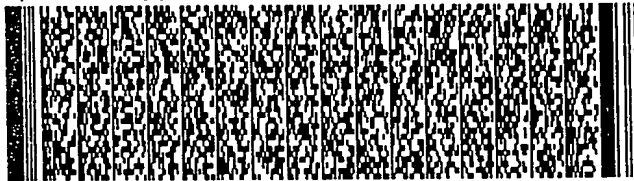
第 5/17 頁



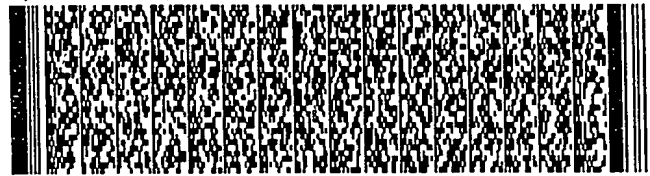
第 5/17 頁



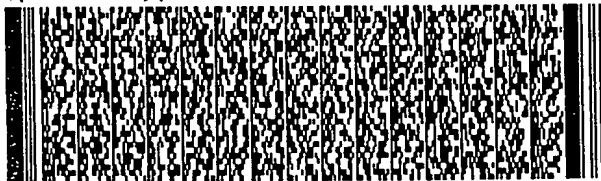
第 6/17 頁



第 6/17 頁



第 7/17 頁



第 7/17 頁



第 8/17 頁



第 8/17 頁



第 9/17 頁



第 9/17 頁



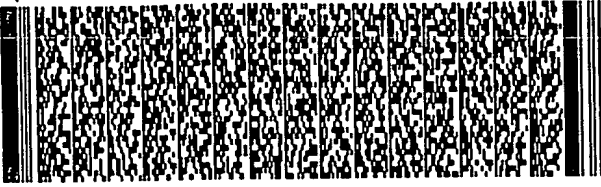
第 10/17 頁



第 10/17 頁



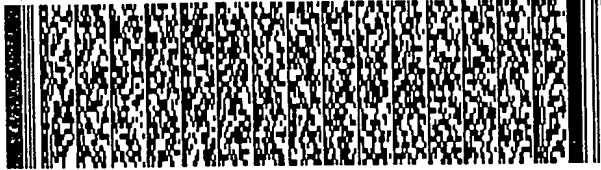
第 11/17 頁



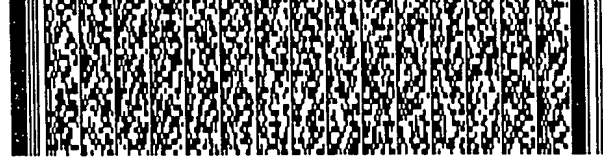
第 11/17 頁



第 12/17 頁



第 12/17 頁



第 13/17 頁



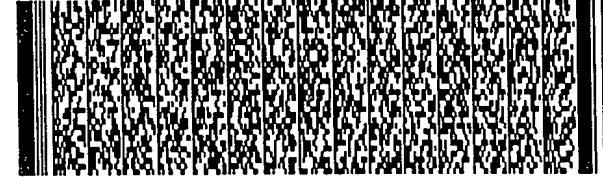
第 14/17 頁



第 14/17 頁



第 15/17 頁



第 15/17 頁



第 16/17 頁



第 16/17 頁



第 17/17 頁

